

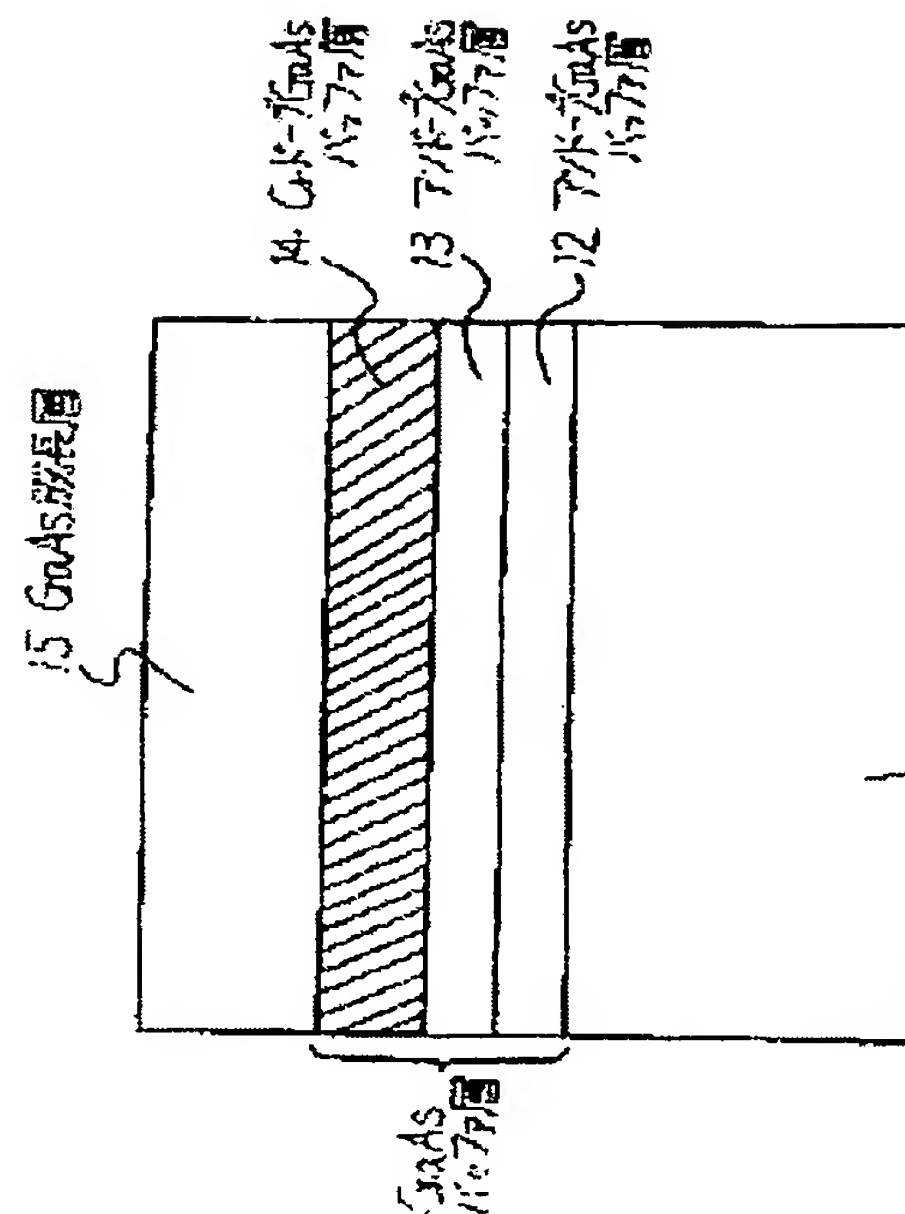
HETERO-EPITAXIAL GROWTH OF GROUP III-V COMPOUND SEMICONDUCTOR DISSIMILAR SUBSTRATE

Patent number: JP3161922
Publication date: 1991-07-11
Inventor: KURODA NAOTAKA
Applicant: NEC CORP
Classification:
 - International: H01L21/205; C30B29/40
 - european:
Application number: JP19890302702 19891120
Priority number(s):

Abstract of JP3161922

PURPOSE: To obtain a group III-V compound semiconductor film of low- dislocation on a dissimilar substrate by a method wherein in the case of an epitaxial growth, transition metal impurities of the amount exceeding the intrinsic solubility are doped to a III-V compound semiconductor layer.

CONSTITUTION: An undoped GaAs buffer layer 12 is provided on the face (100) of an Si substrate 11 and is annealed. After that, an undoped GaAs buffer layer 13 is superposed on the layer 12. Then, a Cr-doped GaAs buffer layer 14 is superposed on the layer 13 and is annealed. Then, an undoped GaAs growth layer 15 is made to perform a vapor growth. According to this constitution, dislocation is reduced by the layer 14 and a low-dislocation growth layer having a fine etch pit is obtained. As a transition metal impurity, Fe, Co, Ti, Mn and V impurities can be also used as well as Cr impurity. The dislocation due to a lattice mismatching and a difference in thermal expansion coefficient is pinned by these impurity atoms and a precipitate and a group III-V compound semiconductor film of a low dislocation is obtained on a dissimilar substrate.



⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

平3-161922

⑬ Int. Cl.⁵

識別記号

庁内整理番号

⑭ 公開 平成3年(1991)7月11日

H 01 L 21/205
C 30 B 29/40

7739-5F
7158-4G

審査請求 未請求 請求項の数 1 (全3頁)

⑮ 発明の名称 異種基板上へのⅢ-V族化合物半導体のヘテロエピタキシャル成長法

⑯ 特 願 平1-302702

⑰ 出 願 平1(1989)11月20日

⑱ 発 明 者 黒 田 尚 孝 東京都港区芝5丁目33番1号 日本電気株式会社内

⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目7番1号

⑳ 代 理 人 弁理士 内 原 晋

明 細 書

発明の名称

異種基板上へのⅢ-V族化合物半導体のヘテロエピタキシャル成長法

特許請求の範囲

Ⅲ-V族化合物半導、成長層を当該成長層以外の異種基板上にヘテロエピタキシャル成長させる方法に於て、遷移金属をその固溶度以上にドーピングしたⅢ-V族化合物半導体を少くとも含んでいるバッファ層を形成する工程を少くとも備えていることを特徴とする異種基板上へのⅢ-V族化合物半導体のヘテロエピタキシャル成長法。

発明の詳細な説明

(産業上の利用分野)

本発明はⅢ-V族化合物半導体のSi基板等の異種基板上へのヘテロエピタキシャル成長法に関する。

(従来の技術)

異種基板上へのⅢ-V族化合物半導体の成長は、太陽電池、光電子集積素子等の応用をめざして広く研究されている。その内、基板としてもっとも広く用いられているSi基板とⅢ-V族化合物半導体との間には、例えばGaAsにおいては4%、InPにおいては8%の格子不整合が存在する為に直接これらをSi基板上にエピタキシャル成長させることは出来ない。また、熱膨張係数の差により、反りやクラックが入るという問題もある。これらの問題点を解決するために一般に種々のバッファ層を導入することが行われている。例えば、GaAs/Siにおいては、成長温度よりも低温で成長させたGaAs(ジャバニーズ ジャーナル オブ アプライド フィジックス 24巻 843ページ 1984年)、亜超格子(アプライド フィジックス レター 48巻 1223ページ 1986年)等がバッファ層として用いられている。また、熱サイクルアニール(アプライド フィジックス レター 50巻 31ページ

1987年)による転位低減効果も報告されている。一方、Si上のGaAs成長に於てGaAs中に不純物Siを $4 \times 10^{18} \text{cm}^{-3}$ ドーピングすることによりアンドープGaAsに比べて約1桁転位密度が低減することが報告されている。これは不純物添加による転位のピンニングによるものであらうとされている。

(発明が解決しようとする課題)

しかしながら、いずれの方法においても依然としてⅢ-V族化合物半導体成長層中には 10^6cm^{-2} を超える毛密度の残留貫通転位が存在する。

本発明は異種基板上に転位に少ないⅢ-V族化合物半導体をヘテロエピタキシャル成長させる方法を提供することを目的とする。

(課題を解決するための手段)

本発明のヘテロエピタキシャル成長法は、Ⅲ-V族化合物半導体成長層を当該成長層以外の異種基板上にヘテロエピタキシャル成長させる方法に於て、遷移金属をその固溶度以上にドーピングし

たⅢ-V族化合物半導体を少くとも含んでいるバッファ層を形成する工程を少くとも有することを特徴とする構成になっている。

(作用)

本発明によるヘテロエピタキシャル成長法では、まず遷移金属を固溶度以上にドーピングしたⅢ-V族化合物半導体バッファ層を基板上に成長させる。ここでは一例としてクロム(Cr)を固溶度以上にドーピングしたGaAsの場合について説明する。この例ではドーパントのクロムはGaサイトに入ったクロム原子以外にクロムと砒素の化合物であるCrAsのプレシビテートとしてGaAs中に取り込まれる。このプレシビテートはクロムのGaAsへの固溶度以上にクロムをドーピングした場合にGaAs中に導入される。このバッファ層においてGaAsとSi基板との界面で発生した転位はクロム原子によるピンニング効果以外に、プレシビテートの導入された部分においてもピンニングされる。このプレシビテートは直径数10nm程度の大きさを持ち、かつプレシビテートによるGaAs結晶の

- 3 -

歪はクロム原子の添加による歪に比べて大きい。ため転位の低減効果も大きい。また、プレシビテートの密度は $10^{13} \sim 10^{14} \text{cm}^{-2}$ 程度であるため0.1μm以上の膜厚があれば必ず転位にあたることになる。従って、不純物原子のドーピング効果のみに比べて低転位のGaAs成長層が得られる。

(実施例)

以下図面を用いて本発明の実施例を説明する。

第一図は本発明の一実施例を説明する成長層の断面の構造図である。本実施例では〈011〉方向に2°オフアングルをつけたSi(100)基板11上にアンドープGaAsバッファ層12を400℃で100nm成長させた後、600℃で15分間アニールする。その後600℃でアンドープGaAsバッファ層13を100nm成長させ、次にクロムを $1 \times 10^{19} \text{cm}^{-3}$ ドーピングしたGaAsバッファ層14を1μm成長した後、成長温度700℃にしてアンドープGaAs層15を3μm成長させ

た。成長はハイドライド気相成長法を用いて行った。本実施例によるヘテロエピタキシャル成長法ではクロムをドーピングしたGaAsバッファ層14により転位が低減させる効果によりエッチビット密度が $5 \times 10^5 \text{cm}^{-2}$ という低転位のGaAs成長層が得られた。

上記実施例ではバッファ層及び成長層にハイドライド気相成長法を用いたがクロライド気相成長法、有機金属気相成長法、分子線エピタキシャル成長法、ガスソース分子線エピタキシャル成長法等、他の成長法を用いても良い。

上記実施例ではSi基板上的GaAsの成長について述べたが、InPの成長にも適用できる。その場合には上記のようにSi基板上にGaAsを成長した後、そのGaAs上に鉄をInPへの固溶度以上にドーピングしたInPをGaAsとInPとのバッファ層として挟み込めば良い。

上記実施例では熱サイクルアニールは行っていないが、この手法も組み合わせて用いても勿論良

- 5 -

- 6 -